

# XVI Seminario de Ing. Biomédica 2007 - Facultades de Medicina e Ingeniería - Univ. de la Rep. Oriental del Uruguay

Autor: Carlos Andrés Fernández – e-mail: carafer@adinet.com.uy

Monografía vinculada a la conferencia del Profesor Carlos Negreira sobre “Transductores de ultrasonido para medicina: desarrollo e integración en equipamiento clínico” del "24 de abril del 2007"

**Resumen:** Este trabajo describe los circuitos electrónicos que generan ultrasonido en medicina. Se realiza una descripción del driver para transmisión de un elemento utilizado en el proyecto de fin de carrera SCAEP<sup>1</sup> y las modificaciones realizadas por el proyecto USON-II<sup>2</sup> necesarios para la recepción. Se describe básicamente un equipo de ultrasonidos para la generación de imágenes. Se ven las consideraciones tenidas en cuenta en los proyectos. Vemos como se usa el ultrasonido en medicina y llegamos a la descripción de la electrónica anteriormente mencionada para la generación de imágenes.

**Introducción:** Los ultrasonidos tienen su principal campo de aplicación en la medicina, donde mayormente están dirigidos a la obtención de imágenes, por ejemplo ecografías. Para esto se utilizan técnicas pulso-eco las que se basan en un transductor que emite un pulso ultrasónico que se propaga a través del medio que se desea explorar. Ante un cambio en ciertas propiedades del medio se produce una señal de eco que se propaga de vuelta hacia el transductor que lo detecta. Sabiendo la velocidad del sonido a través de las estructuras celulares (1540 m/s) y el tiempo que tardó el eco en retornar, se puede calcular la distancia a la que están estas estructuras celulares y los órganos analizados. Lo que se visualiza en la pantalla es la distancia e

intensidad del eco recibido por el transductor. Con esos dos parámetros se puede formar una imagen bidimensional.

“Los puntos a tener en cuenta son la velocidad de obtención de imágenes y la calidad de las mismas.”[1][2]

Para cumplir con los requerimientos anteriores se usan *arrays* de transductores o transductores multi-elemento. Un *array* está formado por una serie de transductores, a los que se excita en forma independiente simulando distintas *lentes acústicas*. Se puede controlar individualmente cada elemento del *array* tanto para la emisión como para la recepción de señales. Para simular una lente basta con controlar el instante de disparo de cada uno de los elementos, con lo cual se logra por ejemplo, que los pulsos emitidos por cada elemento lleguen al mismo tiempo al punto de focalización.

El transductor es el elemento clave de un dispositivo de ultrasonido ya que mediante éste se transmiten y reciben ondas sonoras. Se basa en el efecto piezoeléctrico de determinados materiales llamados materiales piezoeléctricos tales como el cristal de cuarzo. Si se aplica un voltaje se logra una deformación del elemento y si se ejerce presión se genera una diferencia de potencial en la cerámica. [1],[2],[3],[4]

Estructura de un equipo de ultrasonidos básico: El equipo básicamente cuenta con un transductor que es un array de elementos piezoeléctricos, cada

<sup>1</sup> Proyecto de fin de carrera SCAEP ver ref. [2]

<sup>2</sup> Proyecto de fin de carrera USON-II ver ref. [3]

elemento tiene el driver de excitación y el circuito de recepción. Contiene una lógica que se encarga de comandar los disparos de los pulsos ultrasónicos, memorias de adquisición, conversores analógico-digitales e interfase con el PC.

La figura 1 muestra un diagrama de bloques de un sistema de ultrasonidos

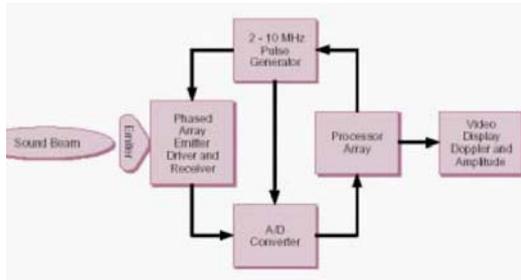


Figura 1-diagrama de bloques de un sistema de ultrasonidos. Fuente ref. [1]

Consideraciones en los proyectos: Para diseñar la electrónica se debieron definir rangos para la transmisión y diferentes frentes de onda con los que se excitaran los elementos del array, el sistema diseñado deberá ser capaz de sintetizar diferentes ondas de presión acústica, excitando las mismas con un tren de pulsos rectangulares de más de 100 V DC, cierta duración mínima, menor tiempo de subida y bajada posible y una frecuencia de repetición del tren de pulsos del orden de 1KHz. Se deberá además poder generar dichas ondas con ciertos retardos relativos entre ellas, retardando el comienzo de cada tren de pulsos. Para determinar el ancho del pulso mínimo se consideró que para sintetizar señales de una frecuencia dada era suficiente contar con pulsos de un ancho 10 veces menor que el correspondiente a la frecuencia fundamental. Para señales de 1MHz, con pulsos de 100ns de duración será suficiente.[2]

El modelo utilizado para la cerámica se ve en la figura 2, analicemos que ocurre cuando se excita con una onda como la recién mencionada.

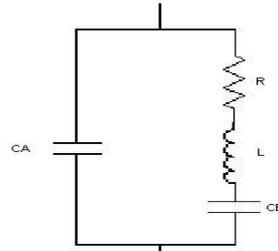


Figura 2

Este circuito tiene una impedancia vista hacia el driver

$$Z(s) = \frac{1}{s} \frac{LC_A s^2 + RC_A s + 1}{LC_A C_B s^2 + RC_A C_B s + C_A + C_B} \quad (1),$$

la cerámica en continua se comporta como un condensador  $C_A + C_B$  y para altas frecuencias como un condensador que vale  $C_B$ .

Si se excita el circuito con una fuente de continua a través de una resistencia  $R_{DR}$  obtengo  $I(s)$  y  $V(s)$  y usando los teoremas de valor inicial y valor final vemos que la tensión inicial es nula y la final es  $V_{DR}$  quedando los condensadores cargados a dicha tensión.

La corriente inicial es  $\frac{V_{DR}}{R_{DR}}$  y se anula

al final.

Luego cuando  $V_{DR}$  es cero, tenemos que el estado inicial de descarga es el final del anterior, los condensadores se descargan a través de  $R_{DR}$  con

$$I = \frac{V_{DR}}{R_{DR}} \quad (2) \text{ y se hace cero al final.}$$

Los pulsos generados no van a ser perfectos, tienen tiempos de subida y bajada con una determinada duración. Por lo que se consideran dichas subidas y bajadas como rampas de forma que alcanza su máximo  $V$  en tiempo  $T$

$$V(s) = \frac{V}{Ts^2} (1 - e^{-sT}) \quad (3) \text{ en este caso la}$$

corriente inicial y final se anulan y el voltaje inicial se anula y el final vale  $V$ .

Para que no se degrade la transferencia en recepción la capacidad máxima de carga se fija en 10 pF.

El ancho de banda del sistema será de 9 MHz, los máximos niveles de tensión esperados son de 120 mVpp, el circuito soportará hasta 400 mVpp. De acuerdo a la zona de trabajo se tiene un tiempo e recepción del primer eco de 53  $\mu$ s y como máximo el último eco tardará 100  $\mu$ s. [2],[3]

Descripción del circuito electrónico de excitación de un elemento piezoeléctrico para ultrasonido:

El siguiente circuito es el utilizado en los proyectos SCAEP y USON-II para la excitación de un elemento del array, fue diseñado para generar pulsos entre 100 y 200 V DC con una duración mínima de 100ns y soportar frecuencia de repetición de hasta 3KHz. Cada elemento es excitado por un circuito como el de la figura 3.

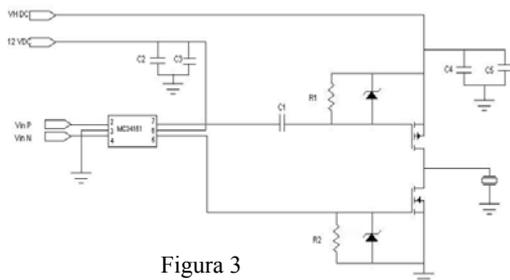


Figura 3

En el diseño se tuvieron en cuenta los siguientes requerimientos: Para la excitación de la cerámica se usan voltajes de salida  $V_H$ : [100 V DC, 200 V DC] y la salida debe conmutar entre tierra y fuente a altas velocidades y debe ser capaz de dejar la salida en tercer estado.[2]

El par complementario de transistores de potencia MOSFET que se muestra en la figura 4 cuyos drains son la salida hacia la cerámica, tiene como ventajas “alta velocidad de conmutación, alta impedancia de entrada en continua, baja resistencia en el estado encendido y capacidad de manejar altas corrientes y tensiones”. [2] El circuito de la

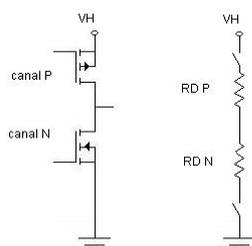


Figura 4

figura 4 sería un inversor lógico si se unen los gates y normalmente se excitarían con el voltaje de la fuente, en este caso la fuente es de alto voltaje comparado con las posibles salidas de la lógica que maneja los MOSFET por lo que se utiliza un voltaje  $V_{DR}=12V$ .

Al MOSFET canal N lo excito con  $V_{DR}$  en la gate  $V_{DR}>V_{tn}$  y para encender el MOSFET canal P tengo:  $V_{SG}>|V_{tp}|$  la señal de excitación debe ser un pulso que varíe entre  $V_H$  y  $V_H - V_{DR}$ . Se obtiene esta señal realizando un corrimiento de nivel mediante el uso del condensador C1 (ver figura 5).

Primero el condensador se carga a través de R y hasta el valor  $V_C=V_H - V_i$ , como  $V_i = V_{DR}$  entonces  $V_C=V_H - V_{DR}$ ,  $V_G = V_H$  entonces  $V_{SG} < |V_{tp}|$  por lo que el MOSFET se encuentra apagado.

Luego se pone a tierra  $V_i$  entonces  $V_C = V_H - V_{DR} = V_G$  debido a que la tensión en bornes del condensador no puede cambiar instantáneamente por lo que  $V_{GS} = (V_H - V_{DR}) - V_H = -V_{DR}$  de módulo mayor que la tensión umbral  $V_{tp}$ , entonces se prende el transistor, en estas condiciones C tiende a cargarse a  $V_H$  con una constante de tiempo  $\tau = RC$ . Durante el tiempo del pulso es necesario que el módulo de la tensión  $V_{GS}$  no se haga menor que  $V_{tp}$  para mantener el MOSFET encendido, lo anterior deja un requerimiento para RC. Al finalizar el pulso

C aumenta su tensión una cantidad  $\Delta V_C$  entonces el voltaje es  $V_C = V_H - V_{DR} + \Delta V_C$ .

Cuando finaliza el pulso  $V_i$  pasa a valer  $V_{DR}$  y como  $V_G = V_i + V_C$  queda  $V_G = V_H + \Delta V_C$  entonces  $V_{SG} = \Delta V_C$  apagando el MOSFET. Luego de un tiempo el condensador recupera la carga inicial de  $V_H - V_{DR}$  repitiéndose el ciclo en cada pulso.

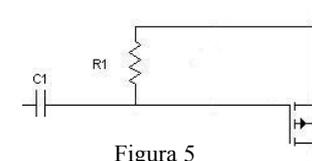


Figura 5

Para la elección de RC se impone que la constante de tiempo sea mucho mayor que el ancho del pulso, acá no es necesario considerar la capacidad de entrada del MOSFET pues ésta aumenta  $\tau$  que juega a favor:  $\tau = R(C + C_{in}) \rightarrow \tau > \tau_{min} = RC$ . (4)

Los diodos zener entre cada pareja G-S se utilizan para proteger los gates de los MOSFET de picos transitorios que pueden aparecer durante el encendido y el apagado.

La resistencia entre G y S ayuda a amortiguar los transitorios. Es posible que transitorios de tensión en el drain se acoplen hacia el gate a través de la capacidad parásita entre en gate y el drain. Si la impedancia entre G y S y el rango de variación son altos, la señal que se acople al gate puede ser lo suficientemente grande como para que se exceda el  $V_{GSth}$  ( $V_{GS}$  umbral) y se encienda el transistor. Esta resistencia debe ser de valor suficientemente alto como para no limitar excesivamente la corriente que le llegue al gate desde el driver para el MOSFET. Se pretende  $I_R$  pequeña con respecto a la corriente  $I_o$

$$I_R = \frac{V_{DR}}{R}$$

Se verifica la R calculada anteriormente para el MOSFET P de forma de cumplir este nuevo requerimiento:  $I_R \ll I_o$

Para la excitación de los MOSFET se utilizaron circuitos integrados específicos para esto pues tienen como ventaja disminuir drásticamente los componentes en el circuito, son más confiables y más simples. La figura 6 muestra el diagrama de éste integrado, MC34151, obtenido de la hoja de datos del mismo.[2][7]

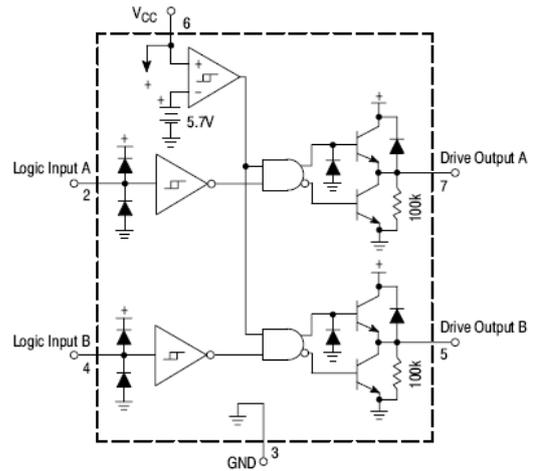


Figura 6-esquema del MC34151 obtenido de la hoja de datos del mismo

En el proyecto USON-II se utiliza prácticamente el mismo driver, salvo algunas modificaciones necesarias para usar la cerámica en recepción.

Modificaciones del driver realizadas en el proyecto USON-II:

La primera modificación es el agregado de un “expansor de diodos” a la salida del par MOSFET como muestra la figura 7.

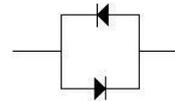


Figura 7

Este agregado surge como solución a que “la transferencia en recepción se degrada varios decibels si la capacidad de carga de la cerámica es mayor a la capacidad propia de la cerámica la cual tiene un valor del orden de los 100 pF. Cuando el driver está en tercer estado los transistores pueden ser modelados por su capacidad drain-source, según la hoja de datos ésta capacidad vale 800 pF y para los transistores apagados las capacidades quedan en paralelo lo que hace una capacidad de carga total de 1.6 nF”. [3] Durante la recepción se espera una señal de amplitud menor a 60 mV por lo que los diodos están cortados por estar debajo del umbral  $V_\gamma=0.6$  V, con esto se logra que no circule corriente hacia el driver evitando el efecto negativo de las capacidades de salida. Los diodos

también tienen una capacidad a tener en cuenta a la hora de la selección de los mismos.

Durante la transmisión la caída en el diodo no afecta el comportamiento del sistema ya que es muy baja comparado con el voltaje de salida durante el pulso.

La capacidad de juntura de los diodos viene dada por la ecuación

$$C_j = \frac{C_{j0}}{(1 - V_D/V_\gamma)^M} \quad (5) \quad \text{con}$$

$C_j$ =capacidad de juntura;  $C_{j0}$ =capacidad de juntura sin polarización;  $V_D$ =voltaje aplicado;  $V_\gamma$ =voltaje umbral del diodo;  $M$ =constante del diodo.

Se toma en cuenta solo la capacidad de juntura ya que la capacidad de difusión  $C_d \ll C_j$  para los voltajes bajos de polarización que se usan durante la recepción.

Veamos como es  $C_d$ :

$$C_d = \frac{dQ}{dV} \quad (6) \quad C_d = \left(\frac{\tau_T}{V_T}\right)I \quad (7) \quad \text{se ve que}$$

$C_d$  es proporcional a la corriente  $I$  del diodo, despreciable con el diodo en inversa.  $\tau_T$  es el tiempo de tránsito que si es pequeño hace más pequeño a  $C_d$ , si  $N_A \gg N_D$   $\tau_T \approx \tau_p$  que es el tiempo promedio que tarda un hueco inyectado en la región n para recombinarse con un electrón mayoritario. [5].

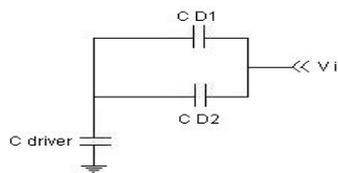


Figura 8

La figura 8 muestra el circuito equivalente visto desde la cerámica

en recepción. La capacidad equivalente es:

$$C_{eq} = \frac{C_{Dr}(C_{D1} + C_{D2})}{C_{Dr} + C_{D1} + C_{D2}} \approx C_{D1} + C_{D2} \quad (8)$$

aproximación válida porque la capacidad del driver es del orden de 1  $\mu F$  y la de los diodos de 10 pF.

$$\Rightarrow C_{D1} + C_{D2} = \frac{C_{j0}}{(1 - V_D/V_\gamma)^M} + \frac{C_{j0}}{(1 + V_D/V_\gamma)^M} \quad (9)$$

Debido a los voltajes máximos de recepción se puede considerar la capacidad de juntura como  $2C_{j0}$ . [3][5]

Los diodos utilizados vienen integrados, es el ES2D, que tiene un voltaje máximo inverso de 200V que aunque uno de los dos está siempre en directa durante la transmisión, éste puede fallar o el tiempo de encendido no sea suficientemente bajo y el otro se expone al voltaje inverso. La máxima corriente de continua es 2 A y la corriente máxima no repetitiva es 50 A acá se cubre de los 10 A que pueden circular durante el pulso. La capacidad de juntura es de 1.72 pF y la caída de voltaje en directa es de 0.9 V. [6]

Otra modificación es que en lugar de dejar los dos transistores del driver apagados se mantiene prendido el de tipo N. Los transistores tienen corrientes de fuga y capacidades parásitas que elevarían el voltaje a la salida a  $V_{CC}/2$ , la salida tendría 65 V durante la recepción y esto afectaría las características del transductor. [3]

Se coloca una resistencia a la salida de los diodos puesta a tierra para descargar las capacidades del cable y la propia cerámica que se descargarían por el transistor N encendido como una onda amortiguada, pero por la presencia de los diodos nunca llegan a cero por tener menor amplitud que  $V_\gamma$ , como consecuencia aparece un voltaje en la cerámica durante la recepción muy cercano a  $V_\gamma$ . Éste voltaje se mantiene debido a la carga acumulada en los diodos, el cable y la propia cerámica. Al estar un diodo en directa con valor cercano a  $V_\gamma$  la capacidad de juntura es mucho mayor que  $C_{j0}$  degradando la transferencia. Al variar el voltaje de polarización varía dicha capacidad

introduciendo distorsión. Debido a que la señal a recibir es de muy baja amplitud la etapa de preamplificador tendrá alta ganancia y es poco deseable que la señal tenga un offset importante. Para determinar el valor de la resistencia se utilizó como criterio que la constante de tiempo sea menor que 20  $\mu$ s debido a que el tiempo de aparición del primer eco es 53  $\mu$ s. Se elige 18 K $\Omega$  para no aumentar el ruido del amplificador, con capacidad de entrada del amplificador igual a 200 pF la constante de tiempo da 3.6  $\mu$ s.[3]

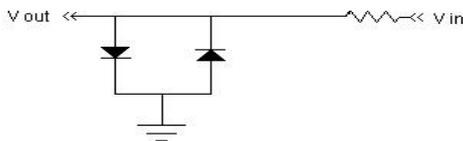


Figura 9

El circuito de la figura 9 es para protección de la entrada del amplificador durante la transmisión, si  $V_{in}$  son los 130 V, a la entrada del amplificador  $V_{out}$  se tiene  $V_{\gamma}$  o  $-V_{\gamma}$ . Pero durante la recepción los diodos no conducen y no limitan el voltaje por ser  $V_{in}$  menor que el umbral. La resistencia limita la corriente por los diodos evitando un cortocircuito a tierra durante la transmisión.

Para amplificar la señal recibida del transductor se utiliza el circuito integrado AD604

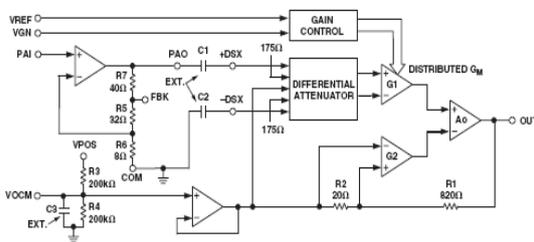


Figura 10- esquema de un canal simplificado del AD640

El AD604 es un amplificador de dos canales con ganancia variable y preamplificador de bajo ruido, la figura 10 muestra un canal simplificado.[8]

La ganancia de cada amplificador se controla mediante un voltaje en la entrada VGN y la escala se fija con un voltaje en Vref, común para los dos canales. El rango de tensiones requerido en la escala es 0-3 V. La ganancia es  $G_{dB}=40VGN - 18$ . (10)

Se coloca un convertor digital/análogo para controlar la ganancia del amplificador por software, éste convertor manda un voltaje a partir de un dato digital, como todos los canales tienen la misma ganancia en el amplificador, el convertor D/A se comparte para varios amplificadores.

El convertor utilizado por USON-II es AD5334 (ver figura ()) Es un convertor

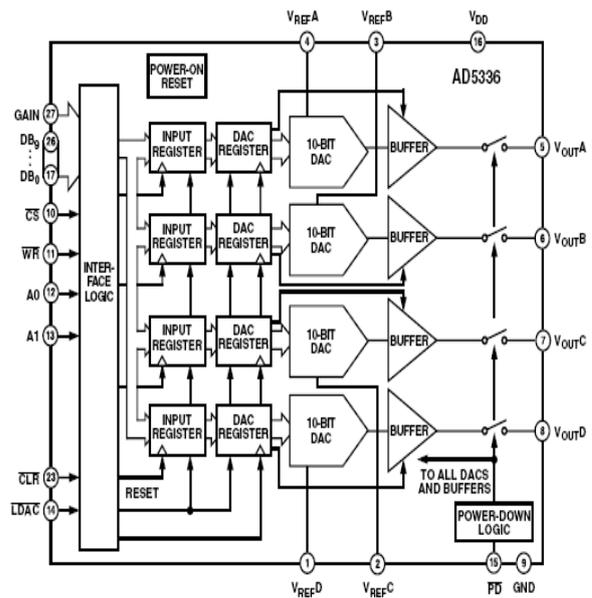


Figura 11- esquema del convertor D/A del AD5334 obtenido de hoja de datos

D/A de 8 bits,  $V_{REF}$ : [0,3] V, slew rate 700 mV/ $\mu$ s, tiempo de actualización de 70 ns (frecuencia máxima de 14 MHz) y tensión de alimentación de 5 V.[9]

Las hojas de datos del amplificador recomiendan para generar el voltaje de referencia de 3 V al integrado AD780. Este es un generador de referencia de precisión con un bajo nivel de ruido a la salida, alimentación de 5 V y

configurable para generar 2,5 o 3 V de

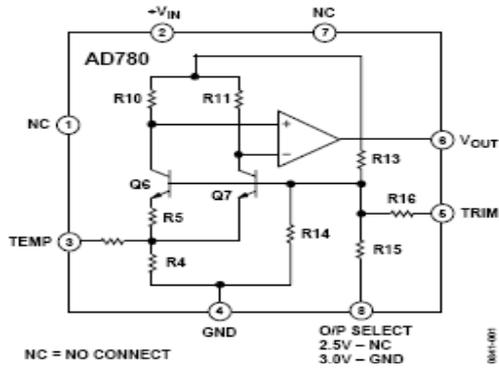


Figura 12- esquema del circuito integrado AD780 obtenido de hoja de datos

referencia. El diagrama del AD780 se ve en la figura 12. [10]

Se colocan 2 condensadores entre los pines 2 y tierra y 3 y tierra según hoja de datos para disminuir el ruido en el voltaje de referencia generado.

El rango en que la ganancia es lineal en dB respecto al voltaje es [0.5,2.5] V. Por lo tanto restringiendo el voltaje a este rango de la ecuación () se obtiene  $G_{\min} = 2 \text{ dB}$  y  $G_{\max} = 82 \text{ dB}$ .

Según la resolución del convertidor D/A se obtiene un paso mínimo en el voltaje

$$V_{\text{paso}} = \frac{V_{\text{REF}}}{2^{N_{\text{bit}}-1}} = \frac{3V}{255} = 11.8mV \text{ lo que}$$

corresponde a una resolución en dB de  $\Delta G_{\text{dB}} = 40V_{\text{paso}} = 0.47 \text{ dB}$ .

$V_{\text{out}} = \frac{3D}{255}$  siendo D el decimal correspondiente al dato binario de 8 bits.

$$\Rightarrow G_{\text{dB}} = \frac{120}{255} D - 18 \quad (11)$$

$$\Rightarrow D = \frac{255}{120} (G_{\text{dB}} + 18) \quad (12)$$

Antes de digitalizar la señal analógica se debe filtrar con un filtro pasabajos para evitar que haya solapamiento en la banda de interés con componentes de frecuencias mayores a las de Nyquist (efecto llamado aliasing). Este filtro anti aliasing cumple además la función de disminuir el ruido de alta frecuencia del sistema antes de la digitalización.

El filtro que se implementó es un filtro de Bessel por tener éste la menor distorsión de fase de los tres que se analizaron. Se implementó un filtro de tercer orden con 2 amplificadores operacionales. Los amplificadores son operacionales diferenciales AD8138 recomendado para el manejo del convertidor A/D elegido. El hecho de que sean operacionales diferenciales cumple con dos objetivos: filtrar la señal y convertirla en una señal diferencial. Los operacionales diferenciales tienen un rechazo al ruido de fuente del orden de 40 dB mayor que los operacionales en modo común.[3]

Luego de la amplificación, la señal se procesa con la lógica del sistema para la formación de imágenes.

Agradecimientos: Agradezco al profesor Carlos Negreira de facultad de ciencias por su buena disposición y por brindarme material fundamental para este trabajo.

Conclusiones: En los proyectos de fin de carrera SCAEP y USON-II la cantidad de elementos de los transductores era 16 pero como los drivers excitan los elementos de a uno éstos se pueden usar para transductores de más elementos con el objetivo de mejorar la calidad de las imágenes.

Se ve como se encontró para la recepción una serie de circuitos integrados de Analog Devices que se adaptan plenamente al diseño.

Referencias:

[1]Ultrasonidos: Aplicaciones Industriales.

Borja Gómez Sastre-Universidad del País Vasco - escuela superior de ingenieros – departamento de ingeniería de sistemas y automática

[2]Proyecto de fin de carrera SCAEP – sistema de control para un array de elementos piezoeléctricos.

Gerardo Arambillete – Claudia Skerl –  
Leonardo Steinfeld.

[3] Proyecto de fin de carrera USON-II  
sistema de emisión y recepción de  
señales de ultrasonido para un array de  
elementos piezoeléctricos.

Jorge Camacho – Daniel Ibáñez – Oscar  
Pereyra.

[4] Transductores Piezoeléctricos  
Monografía del curso medidas eléctricas  
de facultad de ingeniería Udelar.

Mauro Barbosa – Carlos Fernández

[5] Circuitos microelectrónicas

Sedra – Smith. Oxford

[6] hoja de datos del CI ES2D

Fairchild semiconductor

[7] hoja de datos MC34151

On semiconductor

[8] hoja de datos AD604

Analog Devices

[9] hoja de datos del conversor AD5334

Analog Devices

[10] hoja de datos AD780

Analog Devices